

**ФОНД ОЦЕНОЧНЫХ СРЕДСТВ**  
для проведения текущей и промежуточной аттестации

по учебной дисциплине

«Цифровая схемотехника»

для направления подготовки 09.03.01 Информатика и вычислительная  
техника  
профиль подготовки: Программное обеспечение вычислительной техники и  
автоматизированных систем

Семестр	1	2	3	4	5	6	7	8
Наименование дисциплины								
<b>ПК-2</b> Способность разрабатывать компоненты аппаратно-программных комплексов и баз данных, используя современные инструментальные средства и технологии программирования								
Б1.Б.13 Программирование	+	+						
Б1.Б.14 Базы данных					+			
Б1.Б.15 Сети и телекоммуникации					+	+		
Б1.Б.17 Компьютерная графика						+		
Б1.Б.18 Защита информации								+
Б1.В.ОД.5 Вычислительная математика			+	+				
Б1.В.ОД.8 Объектно-ориентированное программирование			+	+				
Б1.В.ОД.9 Организация ЭВМ и систем			+					
Б1.В.ОД.10 Структуры алгоритмов обработки данных				+	+			
Б1.В.ОД.12 Технологии WEB-программирования					+			
Б1.В.ОД.13 Разработка приложений для мобильных устройств						+		
Б1.В.ОД.14 Технология разработки программного обеспечения							+	+
Б1.В.ДВ.1.2 Численные методы решения дифференциальных уравнений				+				
Б1.В.ДВ.2.1 Язык Ассемблер и низкоуровневое программирование			+					
Б1.В.ДВ.2.2 Машинно-ориентированное программирование			+					
Б1.В.ДВ.3.1 Компьютерное моделирование					+			
Б1.В.ДВ.3.2 Нейрокомпьютерные системы					+			
Б1.В.ДВ.4.2 Теория автоматов						+		
Б1.В.ДВ.5.1 Теории языков программирования и методы трансляции							+	
Б1.В.ДВ.5.2 Программирование микропроцессорных систем							+	
Б1.В.ДВ.6.1 Обработка экспериментальных данных						+		
Б1.В.ДВ.6.2 Системы цифровой обработки сигналов						+		
Б1.В.ДВ.7.2 Базы знаний							+	
Б1.В.ДВ.8.1 Интерактивные графиче-							+	

ские системы								
Б1.В.ДВ.8.2 Цифровая схемотехника							+	
Б1.В.ДВ.9.1 Новые информационные технологии								+
Б1.В.ДВ.9.2 Проектирование информационных систем								+
Б1.В.ДВ.10.1 Архитектура ЭВМ				+				
Б1.В.ДВ.10.2 ЭВМ и периферийные устройства				+				
Б2.У1 Практика по получению первичных профессиональных умений и навыков, в том числе первичных умений и навыков научно-исследовательской деятельности.		+						
Б2.П1 Практика по получению профессиональных умений и опыта профессиональной деятельности						+		
Б2.П2 Технологическая практика								+
Б2.Пд Преддипломная практика								+
Б3.ВКР Защита выпускной квалификационной работы, включая подготовку к процедуре защиты и процедуру защиты								+
<b>Этапы формирования компетенций</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>	<b>8</b>
<b>ПК 3</b> Способность обосновывать принимаемые проектные решения, осуществлять постановку и выполнять эксперименты по проверке их корректности и эффективности								
Б1.Б.13 Программирование	+	+						
Б1.Б.14 Базы данных					+			
Б1.Б.15 Сети и телекоммуникации					+	+		
Б1.Б.17 Компьютерная графика						+		
Б1.В.ОД.1 Иностранный язык в сфере профессиональной коммуникации					+			
Б1.В.ОД.2 Организация и планирование производства								+
Б1.В.ОД.3 Математическая логика и теория алгоритмов		+						
Б1.В.ОД.4 Теория вероятностей, математическая статистика и случайные процессы				+				
Б1.В.ОД.6 Физика		+	+					
Б1.В.ОД.7 Электротехника, электроника и схемотехника			+	+				

Б1.В.ОД.8 Объектно-ориентированное программирование			+	+				
Б1.В.ОД.9 Организация ЭВМ и систем			+					
Б1.В.ОД.10 Системы алгоритмов обработки данных				+	+			
Б1.В.ОД.12 Технологии WEB-программирования					+			
Б1.В.ОД.13 Разработка приложений для мобильных устройств						+		
Б1.В.ОД.14 Технология разработки программного обеспечения							+	+
Б1.В.ДВ.1.1 Комплексный анализ и уравнения математической физики				+				
Б1.В.ДВ.2.1 Язык Ассемблер и низкоуровневое программирование			+					
Б1.В.ДВ.2.2 Машинно-ориентированное программирование			+					
Б1.В.ДВ.3.1 Компьютерное моделирование					+			
Б1.В.ДВ.3.2 Нейрокомпьютерные системы					+			
Б1.В.ДВ.4.2 Теория автоматов						+		
Б1.В.ДВ.5.2 Программирование микропроцессорных систем							+	
Б1.В.ДВ.6.1 Обработка экспериментальных данных						+		
Б1.В.ДВ.6.2 Системы цифровой обработки сигналов						+		
Б1.В.ДВ.7.2 Базы знаний							+	
Б1.В.ДВ.8.1 Интерактивные графические системы							+	
Б1.В.ДВ.8.2 Цифровая схемотехника							+	
Б1.В.ДВ.9.1 Новые информационные технологии								+
Б1.В.ДВ.9.2 Проектирование информационных систем								+
Б1.В.ДВ.10.1 Архитектура ЭВМ				+				
Б1.В.ДВ.10.2 ЭВМ и периферийные устройства				+				
Б2.У1 Практика по получению первичных профессиональных умений и навыков, в том числе первичных умений и навыков научно-исследовательской деятельности.		+						
Б2.П1 Практика по получению профессиональных умений и опыта профессиональной деятельности						+		
Б2.П2 Технологическая практика								+

Б2.Пд Преддипломная практика										+
Б3.ВКР Защита выпускной квалификационной работы, включая подготовку к процедуре защиты и процедуру защиты										+
<b>Этапы формирования компетенций</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>	<b>8</b>	<b>7</b>	<b>8</b>

Заочная форма обучения

Наименование дисциплины	Семестр									
	1	2	3	4	5	6	7	8	9	10
<b>ПК-2</b> Способность разрабатывать компоненты аппаратно-программных комплексов и баз данных, используя современные инструментальные средства и технологии Программирования										
Б1.Б.13 Программирование	+	+	+							
Б1.Б.14 Базы данных					+					
Б1.Б.15 Сети и телекоммуникации						+	+			
Б1.Б.17 Компьютерная графика							+			
Б1.Б.18 Защита информации									+	
Б1.В.ОД.5 Вычислительная математика				+	+					
Б1.В.ОД.8 Объектно-ориентированное программирование			+	+						
Б1.В.ОД.9 Организация ЭВМ и систем					+					
Б1.В.ОД.10 Структуры алгоритмов обработки данных					+	+				
Б1.В.ОД.12 Технологии WEB-программирования						+				
Б1.В.ОД.13 Разработка приложений для мобильных устройств							+			
Б1.В.ОД.14 Технология разработки программного обеспечения								+	+	
Б1.В.ДВ.1.2 Численные методы решения дифференциальных уравнений				+						
Б1.В.ДВ.2.1 Язык Ассемблер и низкоуровневое программирование					+					
Б1.В.ДВ.2.2 Машинно-ориентированное программирование					+					
Б1.В.ДВ.3.1 Компьютерное моделирование						+				
Б1.В.ДВ.3.2 Нейрокомпьютерные системы						+				
Б1.В.ДВ.4.2 Теория автоматов							+			
Б1.В.ДВ.5.1 Теории языков программирования и методы трансляции								+		
Б1.В.ДВ.5.2 Программирование микропроцессорных систем								+		
Б1.В.ДВ.6.1 Обработка экспериментальных данных								+		
Б1.В.ДВ.6.2 Системы цифровой обработки сигналов								+		
Б1.В.ДВ.7.2 Базы знаний									+	
Б1.В.ДВ.8.1 Интерактивные графические системы								+		
Б1.В.ДВ.8.2 Цифровая схемотехника								+		



Б1.В.ДВ.3.1 Компьютерное моделирование						+				
Б1.В.ДВ.3.2 Нейрокомпьютерные системы						+				
Б1.В.ДВ.4.2 Теория автоматов							+			
Б1.В.ДВ.5.2 Программирование микропроцессорных систем								+		
Б1.В.ДВ.6.1 Обработка экспериментальных данных								+		
Б1.В.ДВ.6.2 Системы цифровой обработки сигналов								+		
Б1.В.ДВ.7.2 Базы знаний									+	
Б1.В.ДВ.8.1 Интерактивные графические системы								+		
Б1.В.ДВ.8.2 Цифровая схемотехника								+		
Б1.В.ДВ.9.1 Новые информационные технологии										+
Б1.В.ДВ.9.2 Проектирование информационных систем										+
Б1.В.ДВ.10.1 Архитектура ЭВМ						+				
Б1.В.ДВ.10.2 ЭВМ и периферийные устройства						+				
Б2.У1 Практика по получению первичных профессиональных умений и навыков, в том числе первичных умений и навыков научно-исследовательской деятельности.		+								
Б2.П1 Практика по получению профессиональных умений и опыта профессиональной деятельности						+				
Б2.П2 Технологическая практика										+
Б2.Пд Преддипломная практика										+
Б3.ВКР Защита выпускной квалификационной работы, включая подготовку к процедуре защиты и процедуру защиты										+
<b>Этапы формирования компетенций</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>	<b>8</b>	<b>9</b>	<b>10</b>

\* В качестве этапов формирования компетенций в процессе освоения образовательной программы определены семестры.

### **1. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания**

Контроль качества освоения дисциплины включает в себя текущий контроль успеваемости и промежуточную аттестацию. Текущий контроль успеваемости и промежуточная аттестация обучающихся проводятся в целях установления соответствия достижений обучающихся поэтапным требованиям образовательной программы к результатам обучения и формирования компетенций.

**2.1 Показатели и критерии оценивания компетенций на различных этапах их формирования (промежуточная аттестация)**

Компетенции	Показатели	Критерии в соответствии с уровнем освоения ОП			Оценочное средство (промежуточная аттестация)
		пороговый (удовлетворительно)	стандартный (хорошо)	эталонный (отлично)	
ПК-2	Знать	1) Свойства базовых логических элементов. 2) Принципы проектирования комбинационных схем. 3) Свойства стандартных комбинационных схем	1) Свойства последовательных цифровых устройств 2) Принципы проектирования автоматов с памятью 3) Классификацию ЗУ 4) Структуру микропроцессоров и микроконтроллеров 5) Свойства ИС с программируемой логикой	1) Основы автоматизированного проектирования цифровых устройств	Теоретические вопросы
	Уметь	1) Проектировать комбинационные схемы логических функций.	1) Проектировать конечные автоматы с заданным набором состояний	1) Пользоваться системами автоматизированного проектирования для построения схем 2) Проектировать аппаратно-программные средства с помощью микроконтроллеров.	Типовые практические задания
	Владеть	1) Навыками построения логической схемы цифрового устройства.	1) Практическим опытом проектирования цифровых схем на основе базовых элементов, комбинационных схем и автоматов с памятью.	1) Средствами автоматизированного проектирования цифровых устройств	Типовые практические задания
ПК-3	Знать	1) Свойства базовых логических элементов. 2) Принципы проектирования комбинационных схем. 3) Свойства стандартных комбинационных схем	1) Свойства последовательных цифровых устройств 2) Принципы проектирования автоматов с памятью 3) Классификацию ЗУ 4) Структуру микропроцессоров и микроконтроллеров 5) Свойства ИС с	1) Основы автоматизированного проектирования цифровых устройств	Теоретические вопросы

			программируемой логикой		
Уметь	1) Проектировать комбинационные схемы логических функций.	1) Проектировать конечные автоматы с заданным набором состояний	1) Пользоваться системами автоматизированного проектирования для построения схем 2) Проектировать аппаратно-программные средства с помощью микроконтроллеров.	Типовые задачи	
Владеть	1) Навыками построения логической схемы цифрового устройства.	1) Практическим опытом проектирования цифровых схем на основе базовых элементов, комбинационных схем и автоматов с памятью.	1) Средствами автоматизированного проектирования цифровых устройств	Типовые практические задания	

## ***2.2. Критерии и шкалы оценивания результатов обучения при проведении текущего контроля успеваемости***

Текущий контроль предназначен для проверки хода и качества формирования компетенций, стимулирования учебной работы обучаемых и совершенствования методики освоения новых знаний. Он обеспечивается проведением лабораторных работ, периодическим опросом обучающихся на занятиях. Контролируемые разделы (темы) дисциплины, компетенции и оценочные средства представлены в таблице.

Модуль	Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции (или ее части)	Наименование оценочного средства
1	Введение, задачи и содержание курса. Материалы, технология, уровни интеграции. Параметры ИМС и их связь с характеристиками. Элементы И, ИЛИ, НЕ, и их комбинации. Структура базового логического элемента. ТТЛ, ЭЛС, КМОП, n-МОП технологии.	ПК-2, ПК-3	Защита лабораторных работ (очная, заочная форма обучения)

2	Комбинационные цифровые устройства. Основные понятия и определения. Дешифраторы, шифраторы. Мультиплексоры, демультиплексоры. Компараторы. Схемы контроля. Сумматоры. Арифметико-логические устройства (АЛУ). Матричные умножители.	ПК-2, ПК-3	Защита лабораторных работ (очная, заочная форма обучения)
3	Последовательностные цифровые устройства. Основные понятия и определения. Триггеры. Регистры и регистровые файлы. Синхронизация в цифровых устройствах. Синхронные и асинхронные двоичные счетчики. Счетчики с недвоичным кодированием. Распределители импульсов. Полиномиальные счетчики. Проектирование конечных автоматов	ПК-2, ПК-3	Защита лабораторных работ (очная, заочная форма обучения)
4	Микропроцессоры. Принципы построения типовых схем микропроцессорных систем. Микроконтроллеры.	ПК-2 ПК-3	Защита лабораторных работ (очная, заочная форма обучения)
5	Классификация и основные параметры ЗУ. Схемотехника ячеек памяти. Перспективы развития устройств памяти.	ПК-2, ПК-3	Защита лабораторных работ (очная, заочная форма обучения)
6	Большие интегральные схемы (БИС/СБИС) с программируемой структурой: программируемые логические матрицы (ПЛМ); программируемая матричная логика. Базовые матричные кристаллы; оперативно-	ПК-2, ПК-3	Защита лабораторных работ (очная, заочная форма обучения)

	перестраиваемые FPGA – программируемая вентиляционная матрица.		
7	Этапы и методы проектирования схемотехники ЭВМ, основы интегрированной системы автоматизированного проектирования интегральной схемотехники.	ПК-2, ПК-3	Защита лабораторных работ (очная, заочная форма обучения)

**Критерии и шкала оценивания защиты лабораторных работ  
(очная, заочная форма обучения)**

На лабораторных занятиях студентам выдаются темы текущей лабораторной работы. Каждая лабораторная работа студентом индивидуально.

Оценка	Критерий оценки
«зачтено»	Компьютерная программа выполнена в соответствие с поставленной задачей. Обоснован выбор применяемого метода реализации.
«не зачтено»	Компьютерная программа не соответствует поставленной задаче.

**2.3. Критерии и шкалы оценивания результатов обучения при проведении промежуточной аттестации**

Промежуточная аттестация предназначена для определения уровня освоения всего объема учебной дисциплины. Промежуточная аттестация проводится в виде защиты курсового проекта и экзамена. Для оценивания результатов обучения при проведении промежуточной аттестации используется четырех балльная шкала: «Отлично», «Хорошо», «Удовлетворительно», «Неудовлетворительно». Критерии оценки представлены в таблице

Шкала оценивания	Вид аттестации	Критерии	Уровень освоения компетенций
«Отлично»	Курсовой проект	Необходимо 100 % правильно функционирующий в соответствии с заданием динамический WEB-сайт с корректным применением технологий CSS и JavaScript, и корректные ответы на вопросы при защите.	Эталонный
	Экзамен	Наличие глубоких и исчерпывающих знаний в объеме пройденного программного материала, правильные и уверенные действия по применению полученных	

		знаний на практике, грамотное и логически стройное изложение материала при ответе.	
«Хорошо»	Курсовой проект	Необходимо 100 % правильно функционирующий в соответствии с заданием динамический WEB-сайт без применением технологий CSS или JavaScript, и корректные ответы на вопросы при защите.	Стандартный
	Экзамен	Наличие твердых и достаточно полных знаний программного материала, незначительные ошибки при освещении заданных вопросов, правильные действия по применению знаний на практике, четкое изложение материала	
«Удовлетворительно»	Курсовой проект	WEB-сайт может не содержать некоторых, не основных указанных в задании функций.	Пороговый
	Экзамен	Наличие твердых знаний пройденного материала, изложение ответов с ошибками, уверенно исправляемыми после дополнительных вопросов, необходимость наводящих вопросов, правильные действия по применению знаний на практике	
«Неудовлетворительно»	Курсовой проект	WEB-сайт не содержит основных функций.	Компетенции не сформированы

**1. Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы**

### ***3.1. Оценочные средства текущего контроля успеваемости***

#### **Темы лабораторных работ (блок 2 «уметь», блок 3 «владеть»)**

##### Лабораторная работа №1

Дана таблица истинности некоторой функции. Необходимо выполнить следующее:

1. Построить СДНФ.
2. Минимизировать функцию и построить схему ее реализации в логическом базисе.
3. Привести функцию к базису Шеффера и построить схему ее реализации в этом базисе.
4. Привести функцию к базису Пирса и построить схему ее реализации в этом базисе.
5. Построить схему реализации функции на основе дешифратора.
6. Построить схему реализации функции на основе универсального логического модуля с использованием мультиплексора 4-1.

7. Собрать схемы 2-5 на лабораторном стенде.

Варианты:

X1	X2	X3	F															
			1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0	0	0	0	0	0	0	1	0	1	1	0	0	0	0	1	0	0	0
0	0	1	0	1	1	0	0	1	1	0	1	0	1	0	0	0	0	0
0	1	0	1	0	1	0	0	0	1	0	0	0	0	1	0	1	1	1
0	1	1	1	1	0	0	1	0	0	1	0	1	1	0	1	0	0	1
1	0	0	1	1	0	0	0	1	0	1	1	0	0	1	0	0	0	0
1	0	1	0	0	0	1	0	1	0	0	0	1	0	1	0	1	1	0
1	1	0	0	0	0	1	0	0	0	0	0	1	1	0	1	0	1	1
1	1	1	0	0	1	1	1	0	0	0	1	0	0	0	1	0	0	0

Лабораторная работа №2

С помощью САПР смоделировать АЛУ, реализующее предложенные функции

Варианты:

Варианты	Логические функции	Арифметико-логические функции
1	$\neg A$	$A+C$
	$A \oplus B$	$A + \neg B + C$
	$\neg A \vee B$	$A + A \wedge B + C$
	1	$A + A + C$
2	$\neg(A \vee B)$	$A \vee B + C$
	$A \wedge \neg B$	$A \wedge \neg B + C$
	$A \vee B$	$A \vee \neg B + A \wedge B + C$
	A	$A + 1 + C$
3	0	$1 + C$

	$\neg(A\oplus B)$	$A+B+C$
	$A\vee\neg B$	$A\vee B+A+C$
	$\neg B$	$A\vee B+A\wedge\neg B+C$
4	$A\vee B$	$A\vee\neg B+A+C$
	$B$	$A\vee\neg B+A\wedge B+C$
	$A\wedge B$	$A\wedge B+1+C$
	$\neg A\wedge B$	$A\vee\neg B+C$

### Лабораторная работа №3

С помощью САПР смоделировать схему конечного автомата с использованием JK-триггеров.

Варианты:

1			2			3			4			5			6			7			8		
0	1	0	0	0	0	0	0	0	0	1	1	1	0	0	0	0	0	1	1	1	0	1	1
1	0	1	0	1	0	0	0	1	1	0	1	0	1	0	0	0	1	1	1	0	1	0	0
1	1	0	1	1	1	1	1	0	0	0	1	0	1	1	0	1	1	0	1	0	1	0	1
1	0	0	1	0	1	1	0	1	0	0	0	0	0	1	0	1	0	0	0	0	1	1	0
0	0	1	0	0	1	0	1	1	0	1	0	1	0	1	1	1	0	0	0	1	1	1	1
0	1	1	0	1	1	0	1	0	1	1	1	1	1	1	1	0	0	0	1	1	0	0	0

9			10			11			12			13			14			15			16		
1	1	0	1	0	1	0	1	1	1	0	1	1	0	0	1	0	0	0	0	0	1	1	1
0	1	0	0	1	1	1	1	1	1	1	0	0	0	0	0	0	1	0	0	1	1	1	0
1	0	0	1	0	0	1	1	0	0	1	0	0	0	1	1	0	1	0	1	0	1	0	1
0	0	0	1	1	0	1	0	1	1	1	1	0	1	0	1	1	0	0	1	1	1	0	0
0	0	1	0	0	1	0	0	1	0	1	1	1	1	0	1	1	1	1	0	0	0	1	1

1	0	1	0	0	0	0	0	0	1	0	0	1	1	1	0	1	1	1	0	1	0	1	0
---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

### ***3.2. Оценочные средства промежуточной аттестации***

В данном разделе представляются теоретические вопросы (для оценки знаний), типовые практические задания (для оценки навыков и (или) опыта деятельности), примерные темы курсовых проектов.

#### ***Перечень теоретических вопросов к зачету (для оценки знаний):***

1. Базовые логические элементы. Статические параметры. Быстродействие.
2. Двоичные дешифраторы.
3. Приоритетные и двоичные шифраторы.
4. Мультиплексоры и демультимплексоры.
5. Компараторы.
6. Схемы контроля.
7. Сумматоры. Последовательный сумматор. Параллельный сумматор.
8. Сумматоры групповой структуры. Сумматоры с условным переносом.
9. Арифметико-логические устройства.
10. Матричные умножители.
11. Схемы ускоренного умножения.
12. Триггерные устройства. Классификация. Способы описания.
13. Схемотехника триггерных устройств.
14. Проектирование автоматов с памятью.
15. Синхронизация в цифровых устройствах.
16. Регистры и регистровые файлы.
17. Двоичные счетчики.
18. Двоично-кодированные счетчики с произвольным модулем.
19. Счетчики Грея. Счетчики в коде «1 из N».
20. Полиномиальные счетчики.
21. Запоминающие устройства. Классификация.
22. Основные структуры запоминающих устройств.
23. Запоминающие устройства ROM.
24. Реализация логических функций, конечных автоматов с помощью ЗУ.
25. Статические запоминающие устройства.
26. Динамические запоминающие устройства.
27. Микропроцессорные БИС/СБИС
28. Программируемые логические интегральные схемы.

#### ***Перечень тем курсовых проектов (для оценки навыков и (или) опыта деятельности)***

Разработать модель микропроцессора реализующего перечисленный набор команд. Микропроцессор должен содержать 4 пользовательских регистра размером 8 бит, с возможностью объединения в пары. Выводы: выводы для подключения тактового генератора, вывод сброса, выводы линии адреса/данных. Размер шины данных 8 бит. Размер шины адреса 16 бит.

#### Вариант 1

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в регистр
- 5 Прямая загрузка аккумулятора из памяти
- 6 Прямая загрузка 1 пары регистров из памяти
- 7 Сложение регистра и аккумулятора
- 8 Инкремент регистра
- 9 Логическое И регистра и аккумулятора  $\neg(A \wedge B)$
- 10 Логическое ИЛИ памяти и аккумулятора  $\neg(A \vee B)$
- 11 Исключающее ИЛИ регистра и аккумулятора  $A \oplus \neg B$
- 12 Сравнение памяти и аккумулятора

#### Вариант 2

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в память
- 5 Косвенная загрузка аккумулятора из памяти (адрес во 2 паре регистров)
- 6 Обмен между парами регистров
- 7 Вычитание регистра из аккумулятора
- 8 Инкремент памяти
- 9 Логическое И регистра и аккумулятора  $\neg A \wedge B$
- 10 Логическое ИЛИ непосредственных данных и аккумулятора  $\neg A \vee B$
- 11 Исключающее ИЛИ регистра и аккумулятора  $(A \oplus B)$
- 12 Инвертирование аккумулятора

#### Вариант 3

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Загрузка непосредственных данных в пару регистров
- 5 Прямая запись аккумулятора в память
- 6 Сложение пары 1 пары регистров со 2
- 7 Сложение непосредственных данных и аккумулятора
- 8 Декремент регистра
- 9 Логическое И непосредственных данных и аккумулятора  $A \wedge B$
- 10 Логическое ИЛИ памяти и аккумулятора  $A \vee \neg B$
- 11 Исключающее ИЛИ непосредственных данных и аккумулятора  $(A \oplus B)$
- 12 Сравнение регистра и аккумулятора

#### Вариант 4

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в регистр
- 5 Косвенная загрузка аккумулятора в память (адрес во 2 паре регистров)
- 6 Сложение пары 1 пары регистров со 2
- 7 Сложение памяти и аккумулятора
- 8 Декремент регистра

- 9 Логическое И регистра и аккумулятора  $\neg(A \wedge B)$
- 10 Логическое ИЛИ регистра и аккумулятора  $\neg(A \vee B)$
- 11 Исключающее ИЛИ регистра и аккумулятора  $A \oplus \neg B$
- 12 Сравнение регистра и аккумулятора

#### Вариант 5

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в память
- 5 Косвенная загрузка аккумулятора из памяти (адрес во 2-й паре регистров)
- 6 Прямая загрузка 1-й пары регистров из памяти
- 7 Сложение регистра и аккумулятора
- 8 Инкремент регистра
- 9 Логическое И регистра и аккумулятора  $\neg A \wedge B$
- 10 Логическое ИЛИ памяти и аккумулятора  $A \vee \neg B$
- 11 Исключающее ИЛИ памяти и аккумулятора  $\neg(A \oplus B)$
- 12 Сравнение памяти и аккумулятора

#### Вариант 6

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Загрузка непосредственных данных в пару регистров
- 5 Прямая загрузка аккумулятора из памяти
- 6 Прямая запись 1-й пары регистров в память
- 7 Вычитание регистра из аккумулятора
- 8 Инкремент памяти
- 9 Логическое И непосредственных данных и аккумулятора  $A \wedge \neg B$
- 10 Логическое ИЛИ регистра и аккумулятора  $\neg(A \vee B)$
- 11 Исключающее ИЛИ регистра и аккумулятора  $(A \oplus B)$
- 12 Циклический сдвиг аккумулятора вправо

#### Вариант 7

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в регистр
- 5 Прямая запись аккумулятора в память
- 6 Обмен между парами регистров
- 7 Сложение памяти и аккумулятора
- 8 Декремент памяти
- 9 Логическое И памяти и аккумулятора  $\neg(A \wedge B)$
- 10 Логическое ИЛИ непосредственных данных и аккумулятора  $\neg A \vee B$
- 11 Исключающее ИЛИ непосредственных данных и аккумулятора  $\neg(A \oplus B)$
- 12 Инвертирование аккумулятора

#### Вариант 8

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)

- 4 Пересылка непосредственных данных в память
- 5 Косвенная загрузка аккумулятора в память (адрес во 2 паре регистров)
- 6 Прямая загрузка 1 пары регистров из памяти
- 7 Сложение непосредственных данных и аккумулятора
- 8 Инкремент регистра
- 9 Логическое И непосредственных данных и аккумулятора  $A \wedge B$
- 10 Логическое ИЛИ памяти и аккумулятора  $\neg(A \vee B)$
- 11 Исключающее ИЛИ непосредственных данных и аккумулятора  $\neg A \oplus B$
- 12 Сравнение регистра и аккумулятора

#### Вариант 9

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Загрузка непосредственных данных в пару регистров
- 5 Прямая запись аккумулятора в память
- 6 Сложение пары 1 пары регистров со 2
- 7 Сложение памяти и аккумулятора
- 8 Декремент регистра
- 9 Логическое И памяти и аккумулятора  $\neg(A \wedge B)$
- 10 Логическое ИЛИ непосредственных данных и аккумулятора  $(A \vee B)$
- 11 Исключающее ИЛИ непосредственных данных и аккумулятора  $(A \oplus B)$
- 12 Сравнение памяти и аккумулятора

#### Вариант 10

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в регистр
- 5 Косвенная загрузка аккумулятора в память (адрес во 2 паре регистров)
- 6 Обмен между парами регистров
- 7 Вычитание регистра из аккумулятора
- 8 Инкремент регистра
- 9 Логическое И памяти и аккумулятора  $A \wedge B$
- 10 Логическое ИЛИ непосредственных данных и аккумулятора  $(A \vee B)$
- 11 Исключающее ИЛИ памяти и аккумулятора  $\neg(A \oplus B)$
- 12 Сравнение непосредственных данных и аккумулятора

#### Вариант 11

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в память
- 5 Косвенная загрузка аккумулятора в память (адрес во 2 паре регистров)
- 6 Прямая запись 1 пары регистров в память
- 7 Сложение непосредственных данных и аккумулятора
- 8 Декремент регистра
- 9 Логическое И непосредственных данных и аккумулятора  $A \wedge \neg B$
- 10 Логическое ИЛИ непосредственных данных и аккумулятора  $\neg A \vee B$
- 11 Исключающее ИЛИ непосредственных данных и аккумулятора  $\neg A \oplus B$
- 12 Циклический сдвиг аккумулятора вправо

Вариант 12

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Загрузка непосредственных данных в пару регистров
- 5 Прямая запись аккумулятора в память
- 6 Прямая загрузка 1 пары регистров из памяти
- 7 Вычитание памяти из аккумулятора
- 8 Инкремент памяти
- 9 Логическое И памяти и аккумулятора  $\neg A \wedge B$
- 10 Логическое ИЛИ регистра и аккумулятора  $(A \vee B)$
- 11 Исключающее ИЛИ регистра и аккумулятора  $\neg (A \oplus B)$
- 12 Циклический сдвиг аккумулятора влево

Вариант 13

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в регистр
- 5 Прямая загрузка аккумулятора из памяти
- 6 Обмен между парами регистров
- 7 Вычитание непосредственных данных из аккумулятора
- 8 Декремент памяти
- 9 Логическое И регистра и аккумулятора  $A \wedge \neg B$
- 10 Логическое ИЛИ непосредственных данных и аккумулятора  $\neg A \vee B$
- 11 Исключающее ИЛИ памяти и аккумулятора  $\neg A \oplus B$
- 12 Циклический сдвиг аккумулятора влево

Вариант 14

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в память
- 5 Косвенная загрузка аккумулятора из памяти (адрес во 2 паре регистров)
- 6 Прямая запись 1 пары регистров в память
- 7 Сложение регистра и аккумулятора
- 8 Декремент памяти
- 9 Логическое И памяти и аккумулятора  $\neg A \wedge B$
- 10 Логическое ИЛИ памяти и аккумулятора  $\neg A \vee B$
- 11 Исключающее ИЛИ памяти и аккумулятора  $\neg A \oplus B$
- 12 Циклический сдвиг аккумулятора влево

Вариант 15

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Загрузка непосредственных данных в пару регистров
- 5 Прямая загрузка аккумулятора из памяти
- 6 Сложение пары 1 пары регистров со 2
- 7 Вычитание непосредственных данных из аккумулятора

- 8 Декремент памяти
- 9 Логическое И памяти и аккумулятора  $A \wedge B$
- 10 Логическое ИЛИ памяти и аккумулятора  $\neg A \vee B$
- 11 Исключающее ИЛИ непосредственных данных и аккумулятора  $\neg(A \oplus B)$
- 12 Циклический сдвиг аккумулятора влево

Вариант 16

- 1 Пересылка из регистра в память.
- 2 Пересылка из памяти в регистр.
- 3 Сдвиг счетчика команд на величину из регистра (безусловный переход)
- 4 Пересылка непосредственных данных в регистр
- 5 Косвенная загрузка аккумулятора из памяти (адрес во 2 паре регистров)
- 6 Прямая запись 1 пары регистров в память
- 7 Вычитание памяти из аккумулятора
- 8 Инкремент памяти
- 9 Логическое И регистра и аккумулятора  $A \wedge \neg B$
- 10 Логическое ИЛИ регистра и аккумулятора  $(A \vee B)$
- 11 Исключающее ИЛИ регистра и аккумулятора  $\neg(A \oplus B)$
- 12 Сравнение непосредственных данных и аккумулятора

#### **4. Методические материалы, определяющие процедуру оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций**

##### ***4.1. Описание процедур проведения текущего контроля успеваемости студентов***

В таблице представлено описание процедур проведения контрольно-оценочных мероприятий текущего контроля успеваемости студентов, в соответствии с рабочей программой дисциплины, и процедур оценивания результатов обучения с помощью запланированных оценочных средств.

Наименование оценочного средства	Описания процедуры проведения контрольно-оценочного мероприятия и процедуры оценивания результатов обучения
Защита лабораторной работы (очная, заочная форма обучения)	Темы лабораторных работ выдаются студенту на текущем лабораторном занятии по указанной дисциплине. Преподаватель знакомит студентов с критериями оценивания.

##### ***4.2. Описание процедур проведения промежуточной аттестации экзамен (очная, заочная форма обучения)***

При определении уровня сформированности компетенций ПК-2, ПК-3 обучающихся на экзамене учитывается:

- знание программного материала дисциплины (блок 1 «знать»);
- знания, необходимые для выполнения типовых заданий (блок 2 «уметь»);
- владение методологией дисциплины, умение применять теоретические и практические знания в нестандартных ситуациях при решении типовых практических заданий, обосновывать свои действия (блок 3 «владеть»).

Темы курсовых проектов выдаются студенту в начале семестра. Защита курсового проекта осуществляется на зачетной неделе в устной форме: студент демонстрирует работу сайта, объясняет методы применяемые для написания программы и отвечает на теоретические вопросы, связанные с этим заданием. Курсовой проект оценивается по четырехбалльной системе.

Экзамен проводится в письменной форме по билетам. Билет состоит из двух теоретических вопросов. Время подготовки заранее оговаривается преподавателем. Каждый вопрос билета оценивается отдельно по четырехбалльной шкале оценок, а далее вычисляется среднее арифметическое оценок, полученных за каждый вопрос. В процессе ответа обучающегося на вопросы и задания билета, преподаватель может задавать дополнительные вопросы.

При определении уровня достижений обучающихся на экзамене обращается особое внимание на следующее:

1. дан полный, развернутый ответ на поставленный вопрос;

2. показана совокупность осознанных знаний об объекте, проявляющаяся в свободном оперировании понятиями, умении выделить существенные и несущественные признаки, причинно-следственные связи;
3. знание об объекте демонстрируются на фоне понимания его в системе данной дисциплины и междисциплинарных связей;
4. ответ формулируется в терминах дисциплины, изложен литературным языком, логичен, доказателен, демонстрирует авторскую позицию студента;
5. теоретические постулаты подтверждаются примерами из практики.

#### Пример зачетного билета

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И  
 НАУКИ  
 РОССИЙСКОЙ ФЕДЕРАЦИИ  
 Федеральное государственное бюджетное  
 образовательное учреждение  
 высшего образования  
 «Забайкальский государственный универ-  
 ситет»

ЗАЧЕТНЫЙ БИЛЕТ № 1  
 по Цифровая схемотехника  
 направление подготовки 09.03.01  
Информатика и вычислительная техника  
 семестр 8.

1. Схемотехника триггерных устройств.
2. Запоминающие устройства ROM
3. Построить схему реализации функции на основе универсального логического модуля с использованием мультиплексора 4-1.

X1	X2	X3	F
			1
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

Составил \_\_\_\_\_  
« \_\_\_\_\_ » \_\_\_\_\_ 20 \_\_\_\_ г.

УТВЕРЖДАЮ  
Зав. кафедрой ИВТ и ПМ \_\_\_\_\_  
« \_\_\_\_\_ » \_\_\_\_\_ 20 \_\_\_\_ г.